

Original document

# SEMICONDUCTOR LIGHT-EMITTING DEVICE AND MANUFACTURE THEREOF

Patent number: JP10065210

Publication date: 1998-03-06

Inventor: WATABE SHINICHI; OKAGAWA HIROAKI; TADATOMO KAZUYUKI

Applicant: MITSUBISHI CABLE IND LTD

Classification:

- international: H01L33/00; H01L33/00; (IPC1-7): H01L33/00

- european:

Application number: JP19960213475 19960813

Priority number(s): JP19960213475 19960813

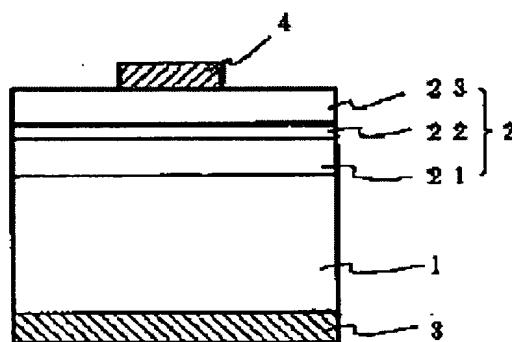
[View INPADOC patent family](#)

[Report a data error here](#)

## Abstract of JP10065210

**PROBLEM TO BE SOLVED:** To provide a desirable method of manufacturing a light-emitting device where a GaP crystal substrate is used and a double hetero-junction structure of InGaAlP is made to serve as a light-emitting part and which is high in luminous efficiency and in long-term passage-with-time reliability.

**SOLUTION:** A light-emitting device is equipped with a GaP crystal substrate 1 (p-type in the example of the figure) and a light-emitting layer 2 of InGaAlP double hetero-junction structure composed of a p-type clad layer 21, an active layer 22, and an n-type clad layer 23. In this case, the active layer 22 is set at 0.75 $\mu$ m to 1.5 $\mu$ m in thickness and/or the p-type clad layer 21 is set at 0.5 $\mu$ m to 2.0 $\mu$ m in thickness. It is preferable that a GaAs crystal substrate be made to serve as a starting substrate, a double hetero-junction structure of InGaAlP be formed thereon, a GaP thick layer be formed, and then the starting substrate be removed.



Data supplied from the [esp@cenet](mailto:esp@cenet) database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-65210

(43)公開日 平成10年(1998)3月6日

(51) Int.Cl.<sup>6</sup>

H 0 1 L 33/00

識別記号

庁内整理番号

F I

H 0 1 L 33/00

技術表示箇所

B

審査請求 未請求 請求項の数7 OL (全7頁)

(21)出願番号

特願平8-213475

(22)出願日

平成8年(1996)8月13日

(71)出願人 000003263

三菱電線工業株式会社

兵庫県尼崎市東向島西之町8番地

(72)発明者 渡部 信一

福岡県前原市大字浦志389-1 ルミエ一

ルコートC棟202号

(72)発明者 岡川 広明

兵庫県伊丹市池尻4丁目3番地 三菱電線

工業株式会社伊丹製作所内

(72)発明者 只友 一行

兵庫県伊丹市池尻4丁目3番地 三菱電線

工業株式会社伊丹製作所内

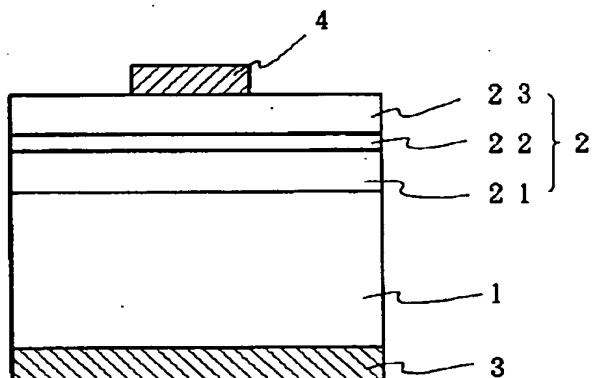
(74)代理人 弁理士 高島 一

(54)【発明の名称】 半導体発光素子およびその製造方法

(57)【要約】

【課題】 GaPを結晶基板としInGaAlP系材料からなるダブルヘテロ接合構造を発光部として用いる発光素子において、発光効率、長期的な経時変化に対する信頼性のより高い発光素子を提供すると共に、その好ましい製造方法を提供すること。

【解決手段】 GaPからなる結晶基板1(図の例ではp型)と、InGaAlP系材料からなるp型クラッド層21、活性層22、n型クラッド層23がダブルヘテロ接合されてなる発光部2とを有する発光素子であって、活性層の厚みを0.75μmより大きく1.5μm以下、および/または、p型クラッド層の厚みを0.5μm~2.0μmとする。GaAs結晶基板を出発基板とし、その上にInGaAlP系材料からなるダブルヘテロ接合構造を形成し、さらにGaP層を厚膜に形成した後、出発基板を除去して製造するのが好ましい。



1 p型GaP結晶基板

2 発光部

2 1 p型クラッド層

2 2 活性層

2 3 n型クラッド層

## 【特許請求の範囲】

【請求項1】 GaP結晶基板と、p型クラッド層、活性層、n型クラッド層からなるダブルヘテロ接合構造の発光部とを有する半導体発光素子であって、発光部はInGaAlP系の化合物半導体材料からなり、活性層の厚みが0.75μmより大きく1.5μm以下、および／または、p型クラッド層の厚みが0.5μm～2.0μmであることを特徴とする半導体発光素子。

【請求項2】 GaPからなる結晶基板がp型であって、ダブルヘテロ接合におけるp型クラッド層が結晶基板側に位置するものである請求項1記載の半導体発光素子。

【請求項3】 p型クラッド層のキャリア濃度が、 $1 \times 10^{16} \text{ cm}^{-3}$ ～ $5 \times 10^{17} \text{ cm}^{-3}$ である請求項1記載の半導体発光素子。

【請求項4】 活性層の厚みが、1.1μm～1.3μmである請求項1記載の半導体発光素子。

【請求項5】 当該半導体発光素子に設けられる両電極のうち発光部に対して結晶基板側とは反対の側に設けられる電極と、発光部との間に、電流拡散層がさらに設けられたものである請求項1記載の半導体発光素子。

【請求項6】 出発基板となる結晶基板上に、InGaAlP系の化合物半導体材料を用い、p型クラッド層、活性層、n型クラッド層からなるダブルヘテロ接合構造の発光部を、活性層の厚みが0.75μmより大きく1.5μm以下、および／または、p型クラッド層の厚みが0.5μm～2.0μmとなるように形成し、発光部上にGaP結晶の厚膜層を形成した後、出発基板を除去する工程を有することを特徴とする半導体発光素子の製造方法。

【請求項7】 出発基板となる結晶基板が、n型GaAs基板であり、ダブルヘテロ接合構造が、出発基板側から順に、n型クラッド層、活性層、p型クラッド層であり、GaP結晶の厚膜層がp型である請求項6記載の半導体発光素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、GaPを結晶基板とし、InGaAlP系の化合物半導体が発光部の材料として用いられてなる半導体発光素子に関する。

## 【0002】

【従来の技術】半導体発光素子（以下、「発光素子」という）のなかでも、発光部としてInGaAlP系の化合物半導体材料からなるダブルヘテロ接合構造を有するもの（以下、「InGaAlP系発光素子」という）は、赤色～緑色の発光を示す。InGaAlP系の化合物半導体材料は、In<sub>y</sub>(Ga<sub>x</sub>Al<sub>1-x</sub>)<sub>1-y</sub>P、0≤x≤1、0≤y≤1、で表される多元混晶の化合物半導体材料である（以下、「InGaAlP系材料」という）。従来、InGaAlP系発光素子は、GaAs系

やGaAsP系の化合物半導体を結晶基板として用い、該結晶基板への格子整合の条件を満たすように発光部が形成されてきた。しかし、これらの材料は、バンドギャップの大きさの点で発光部から発せられる光に対して透明ではなく、その光を吸収する性質を示す。そのため例えば面発光型のLEDなどでは高輝度化が達成できないという問題があった。

【0003】このような問題に対処すべきものとして、発光部から発せられる光に対して透明な材料であるGaPを結晶基板の材料として用いる発光素子がある。しかし、GaP結晶基板上にInGaAlP系材料を結晶成長させる場合、これらの間の格子不整合のため、GaP結晶基板上に直接InGaAlP系材料からなる結晶層を良好に成長させることは困難である。このため、格子整合のための緩和層を設けるなど、GaP結晶基板上にInGaAlP系材料からなる発光部を好適に設けるための種々の方法・構造が開発されている。

## 【0004】

【発明が解決しようとする課題】上記のように、GaPを結晶基板とし、InGaAlP系材料からなるダブルヘテロ接合構造を発光部として高輝度の発光素子を形成する場合、格子不整合を緩和するために、組成傾斜層または歪超格子などを用いたバッファ層が不可欠となる。しかし、該バッファ層の介在による結晶品質の低下は避けがたく、発光効率や、経時的なデバイスの信頼性を低下させるという問題があった。

【0005】本発明の課題は、上記問題を解決し、GaPを結晶基板としInGaAlP系材料からなるダブルヘテロ接合構造を発光部として用いる発光素子において、発光効率のより高い、また、長期的な経時変化に対して信頼性のより高い発光素子を提供すると共に、その好ましい製造方法を提供することである。

## 【0006】

【課題を解決するための手段】本発明者等は、上記発光素子における発光効率をより向上させるべく研究したところ、活性層の厚みの範囲、p型クラッド層の厚みの範囲、および、その他の構成要素に、発光効率をより向上させ得る条件が存在することを見いだし、本発明を完成させた。本発明の発光素子およびその製造方法は、次の特徴を有するものである。

【0007】(1) GaP結晶基板と、p型クラッド層、活性層、n型クラッド層からなるダブルヘテロ接合構造の発光部とを有する半導体発光素子であって、発光部はInGaAlP系の化合物半導体材料からなり、活性層の厚みが0.75μmより大きく1.5μm以下、および／または、p型クラッド層の厚みが0.5μm～2.0μmであることを特徴とする発光素子。

【0008】(2) GaPからなる結晶基板がp型であって、ダブルヘテロ接合におけるp型クラッド層が結晶基板側に位置するものである上記(1)記載の発光素

子。

【0009】(3) p型クラッド層のキャリア濃度が、 $1 \times 10^{16} \text{ cm}^{-3}$ ～ $5 \times 10^{17} \text{ cm}^{-3}$ である上記(1)記載の発光素子。

【0010】(4) 活性層の厚みが、1. 1  $\mu\text{m}$ ～1. 3  $\mu\text{m}$ である上記(1)記載の発光素子。

【0011】(5) 当該発光素子に設けられる両電極のうち発光部に対して結晶基板側とは反対の側に設けられる電極と、発光部との間に、電流拡散層がさらに設けられたものである上記(1)記載の発光素子。

【0012】(6) 出発基板となる結晶基板上に、InGaAlP系の化合物半導体材料を用い、p型クラッド層、活性層、n型クラッド層からなるダブルヘテロ接合構造の発光部を、活性層の厚みが0. 75  $\mu\text{m}$ より大きく1. 5  $\mu\text{m}$ 以下、および／または、p型クラッド層の厚みが0. 5  $\mu\text{m}$ ～2. 0  $\mu\text{m}$ となるように形成し、発光部上にGaP結晶の厚膜層を形成した後、出発基板を除去する工程を有することを特徴とする発光素子の製造方法。

【0013】(7) 出発基板となる結晶基板が、n型GaAs基板であり、ダブルヘテロ接合構造が、出発基板側から順に、n型クラッド層、活性層、p型クラッド層であり、GaP結晶の厚膜層がp型である上記(6)記載の発光素子の製造方法。

【0014】

【作用】本発明による発光素子において、発光部の材料を、例えば $\text{In}_{0.49}(\text{Ga}_{1-x}\text{Al}_x)_{0.51}\text{P}$ 、 $0 \leq x \leq 1$ で決定される材料として、黄色から緑色までの波長域の発光を得ようとする場合、活性層とクラッド層との接合面においては、充分なヘテロ障壁高さが得られない。そのような場合に、活性層へ注入されるキャリアの注入密度が大きくなると、キャリアは活性層からクラッド層へオーバーフローし、発光効率の低下を招くことになる。特に、キャリアが有効質量の小さい電子である場合、これがp型クラッド層へオーバーフローすることが顕著である。このような現象に対して、活性層の厚みを0. 75  $\mu\text{m}$ より大きくすることによって、電子がp型クラッド層へオーバーフローすることを抑制し得る。

【0015】一方、活性層の厚みを厚くし、キャリアの拡散長に近づけると、キャリアの閉じ込め効果が薄れて発光効率の低下を招く。この厚みの上限は1. 5  $\mu\text{m}$ 付近である。従って、活性層の厚みの好ましい範囲は、0. 75  $\mu\text{m}$ よりも大きく、1. 5  $\mu\text{m}$ 程度以下となるが、特に1. 1  $\mu\text{m}$ ～1. 3  $\mu\text{m}$ では発光効率は高くなり、発光強度はこの範囲においてピークを示す。

【0016】また、p型クラッド層の厚みを、0. 5  $\mu\text{m}$ から2. 0  $\mu\text{m}$ とすることによって、発光効率が向上する。厚みが0. 5  $\mu\text{m}$ を下回ると、活性層からp型クラッド層へのキャリアのオーバーフローを充分抑制することができなくなる。一方、厚みが2. 0  $\mu\text{m}$ を上回る

と、その厚膜化に伴い結晶性が低下し非発光性の再結合中心が増えるという不都合が生じる。

【0017】活性層の厚みとp型クラッド層の厚みとは、互いに独立に発光効率に影響を与えるが、各々の最も好ましい値を同時に設定することが、発光効率を向上させるためにはより好ましい。

【0018】また、クラッド層のキャリア濃度は、高い値である方が活性層との接合面におけるヘテロ障壁高さが高くなり、活性層からの電子のオーバーフローを抑制できるため発光効率は高くなるはずである。しかし、p型クラッド層のキャリア濃度を高くすると、p型ドーパント（例えばZn）が活性層へ拡散し、非発光中心として働く効果の方が大きくなり、ひいては発光効率の低下を招く。これらの理由により、p型クラッド層のキャリア濃度は、 $5 \times 10^{16} \text{ cm}^{-3}$ ～ $5 \times 10^{17} \text{ cm}^{-3}$ の範囲が最適であり、この範囲において発光効率はより向上する。

【0019】GaPからなる結晶基板は、そのバンドギャップの大きさから、InGaAlP系の発光部から放出される発光波長を吸収することができないために、より高輝度化を図ることができ、サブピーク光の問題点も発生しない。

【0020】また、本発明による発光素子の製造方法は、出発基板を除去して、GaPを新たな結晶基板とするものである。GaP結晶基板上にInGaAlP系材料からなる結晶層を直接良好に成長させることは格子整合性の点から困難であるが、本発明による製造方法では、逆に前記格子整合性の点からGaP結晶基板の結晶性の低下が起こりえるが、InGaAlP系材料からなる発光部の結晶性は良好に保たれ、高輝度のLEDが得られる。また、出発基板をGaAs結晶とし、これをエッティングによって除去する場合、InGaAlPからなるクラッド層が、エッティングを好ましくストップさせる層となる。

【0021】

【発明の実施の形態】以下に、LED（発光ダイオード）を例として、本発明を詳細に説明する。図1は、本発明による発光素子の構造の一例を模式的に示す図である。同図に示す発光素子は、GaP結晶基板1（説明のためにp型を例示）上に、ダブルヘテロ接合構造の発光部2が形成されたLEDである。ダブルヘテロ接合構造の各層は全てInGaAlP系材料からなる。このときのダブルヘテロ接合構造の各層の厚みは、上記作用の説明のとおり、活性層2の厚みが0. 75  $\mu\text{m}$ より大きく1. 5  $\mu\text{m}$ 以下、および／または、p型クラッド層（同図の例では21）の厚みが0. 5  $\mu\text{m}$ ～2. 0  $\mu\text{m}$ である。また、3はGaP結晶基板1側の電極（以下、「下部電極」という）、4は発光部に対して結晶基板側とは反対側に位置する電極（以下、「上部電極」という）であって、同図では電極にハッチングを施して示

している。

【0022】本発明の発光素子は、GaP結晶基板上に公知の製造方法にてダブルヘテロ接合構造を成長させて得るものであってもよいが、本発明の製造方法によってより優れた発光素子が得られる。ここでは、本発明による製造方法を先に説明し、その後、本発明の発光素子を構成する各部の詳細な説明を行なう。

【0023】本発明による発光素子の製造方法は、先ず図3(a)に示すように、InGaAlP系材料に対して格子整合性の良好な特定の結晶材料を出発基板Sとし、その上に、クラッド層21、23に活性層22が挟まれてなるダブルヘテロ接合構造を成長させ発光部2とする。ダブルヘテロ接合構造の材料は全てInGaAlP系の化合物半導体である。さらにこの発光部2上に、GaP層1を形成させた後、図3(b)に示すように、出発基板Sを除去し、GaP層1を新たな結晶基板とし、本発明の発光素子を得る。

【0024】活性層に対する出発基板側の伝導型をp型、n型のいずれの型とするかは限定されないが、p型クラッド層の成長過程において結晶性の低下が起こりやすいことから、初めに出発基板としてn型の結晶基板を用い、順に、n型クラッド層、活性層、p型クラッド層、p型GaP厚膜層を形成するというように、n型を先に、p型をその後に形成する方が、発光部の結晶性の低下を防ぎ、高輝度化を達成するためには特に好ましい。

【0025】従って、出発基板であるn型の結晶基板を除去し、最後のp型GaP厚膜層を新たに基板として用いることによって最終的に得られる発光素子では、活性層に対するGaP結晶基板側の各層の伝導型はp型が好ましいということになる。図1の例では、p型のGaP結晶基板1上に、該基板1側から順に、p型クラッド層21、活性層22、n型クラッド層23が積層された構造である。以下、出発基板の伝導型をn型とする場合について説明する。

【0026】各層の伝導型を決定するためのドーパントは特に限定されないが、n型にはSe、Si等、p型にはZn、Mg等が好ましいものとして例示される。

【0027】出発基板に用いられる結晶基板は、発光部の材料であるInGaAlP系材料に対して良好に格子整合するものであればよく、GaAs、GaAsPなどが挙げられるが、特にGaAsが、転位密度が低く良質で安価な基板として市場で容易に入手出来るので好ましい結晶基板である。従って、出発基板をn型のGaAs結晶基板とすることが最も好ましい。

【0028】発光部に用いられる材料は、InGaAlP系材料であればよいが、In<sub>0.49</sub>(Ga<sub>1-x</sub>Al<sub>x</sub>)<sub>0.51</sub>P、0≤x≤1、で決定される化合物半導体材料が、上記出発基板との格子整合性が良好であるため好ましい。ダブルヘテロ接合構造の各層の厚さについては、

上記作用のとおりである。また、p型クラッド層のキャリア濃度を5×10<sup>16</sup>cm<sup>-3</sup>～5×10<sup>17</sup>cm<sup>-3</sup>とすることによって、結晶基板などの外側の層から活性層へドーパントが拡散することを抑制する層となり、発光素子の長期信頼性がより向上する。

【0029】出発基板上にダブルヘテロ接合構造を結晶成長させる方法としては、エピタキシャル成長可能な方法であればよいが、良好な結晶品質が得られるという点からMOVPE(Metal Organic Vapor Phase Epitaxy:有機金属気相エピタキシー)が好ましく、その他、MBE(Molecular Beam Epitaxy;分子線エピタキシー)、CBE(Chemical Beam Epitaxy;ケミカルビームエピタキシー)などの成長法も利用可能である。

【0030】発光部の上にさらにGaP結晶を厚膜にエピタキシャル成長させるための方法としては、LPE(Liquid Phase Epitaxy:液相エピタキシー)が好ましい。LPEによる結晶成長では、温度差法など公知の手法を利用してよいが、yo-yo溶質供給法を利用することが特に好ましい。yo-yo溶質供給法は、例えば、本発明のようにInGaAlP系材料からなる発光部の上面にGaP層を成長させる場合、発光部の上面を下向きにして原料GaPと対向するように配置し、これら原料GaPと発光部上面との間に、例えばPを飽和溶解したGa溶液を挿入し、溶液の温度を上下することで、発光部上面にGaP層の厚膜を成長させる方法である。(静岡大学電子工学研究所研究報告21,(1986),119「yo-yo溶質供給法による半導体結晶の成長」参照)

【0031】出発基板を除去する方法は限定されないが、エッチングによって行なうことが好ましい。エッチングの好ましい条件としては、例えば、アンモニア水と過酸化水素水とが既知の分量、例えば容積比10:1で混合されたエッチャントを用い、50°Cでエッチングを行う例が挙げられる。このエッチャントは、GaAsを出発基板として用いた場合には、InGaAlP系材料およびGaPをエッチングしないで、GaAsだけを選択的にエッチング除去するので、出発基板だけを好ましく除去でき都合がよい。

【0032】本発明の製造方法において利用し得る製造技術については、特開平3-108647号公報「半導体発光素子とその製造方法」に詳しく記載されている。

【0033】両電極は、公知の材料および構造のものが使用可能である。例えば、n型側の電極としてAuSn-Au、また、p型側の電極としてAuBe-Auなどが挙げられる。

【0034】本発明による発光素子では、上部電極と発光部との間に電流拡散層を設ける態様がより好ましい。図2は、その構造の一例を示す模式図である。同図に例示する発光素子は、図1と同様、p型のGaP基板1とInGaAlP系材料からなる発光部2とを有するLE

Dであるが、上部電極4と発光部2のn型クラッド層2 3との間に電流拡散層5（ハッチングにて図示）がさらに設けられている。

【0035】電流拡散層は、上部電極と発光部との距離を大きくとるために設けられる高キャリア濃度の半導体層であって、この層によって上部電極からの電流は発光面に対してより広範囲に分散でき、活性層の広範囲な面からの発光が得られる。本発明において電流拡散層に用いられる材料としては、AlGaAs、InGaAlP、GaPなどが挙げられる。

【0036】電流拡散層を形成する方法は限定されないが、本発明の製造方法によって当該発光素子を形成する場合であれば、次の二つの方法が例示される。一つは、出発基板を除去し、クラッド層の外側の面を露出させた後に、その面に新たに電流拡散層を形成する方法である。他の一つは、出発基板と発光部との間に予め電流拡散層となる厚膜層を形成しておき、出発基板を除去する方法である。後者の方法では、電流拡散層の材料をAlGaAs、InGaAlPとする方が、GaPとするよりも格子整合性の点で優れている。

【0037】本発明の発光素子では、GaP結晶基板を必ずしも実装側とする必要はない。上記したように、GaPはInGaAlP系材料からなる発光部から放出される光に対して透明であるから、例えば、図1、2において上下の電極3、4の形状を入替えて実装側を上下反転させ、図1では発光部を、図2では電流拡散層を実装側としてもよい。

#### 【0038】

【実施例】以下、実施例を挙げて本発明をより具体的に説明する。本実施例では、GaAs結晶基板を出発基板として用い、本発明による製造方法によって、p型GaP結晶基板と、InGaAlP系材料からなるダブルヘテロ接合構造とを有する、高輝度のLEDを実際に製造した。先ず、本発明による製造方法に基づく具体的な製造工程を示す。

#### 【0039】〔出発基板のセットと予備工程〕

(1) 出発基板となるGaAs結晶基板を有機溶剤で脱脂し、硫酸系のエッチャントで表面のダメージ層を取り除いた後、結晶成長装置(MOVPE)の反応管内にセットした。

(2) GaAs結晶基板の温度を700°Cに設定し、AsH<sub>3</sub>（アルシン）雰囲気下で10分間サーマルエッチングを行った。

(3) TMG（トリメチルガリウム）とAsH<sub>3</sub>を供給し、GaAs結晶基板上にGaAsバッファ層を0.5μm成長させた。

#### 【0040】〔ダブルヘテロ接合構造の形成工程〕

(4) 原料ガスとして、TMA（トリメチルアルミニウム）、TMG、TMI（トリメチルインジウム）、PH<sub>3</sub>（ホスフィン）及びn型ドーパント原料となるH<sub>2</sub>S

e（水素化セレン）を供給し、キャリア濃度3×10<sup>17</sup> cm<sup>-3</sup>、In<sub>0.49</sub>(Ga<sub>0.3</sub>Al<sub>0.7</sub>)<sub>0.51</sub>Pからなるn型クラッド層を約1μm成長させた。

(5) 各原料ガスの流量を変えることによって混合比を変え、In<sub>0.49</sub>(Ga<sub>0.7</sub>Al<sub>0.3</sub>)<sub>0.51</sub>Pからなるアンドープの活性層を約1.2μm成長させた。

(6) さらにまた各原料ガスの混合比を変えて、p型ドーパント原料となるDMZn（ジメチル亜鉛）を供給し、キャリア濃度3×10<sup>17</sup> cm<sup>-3</sup>、In<sub>0.49</sub>(Ga<sub>0.3</sub>Al<sub>0.7</sub>)<sub>0.51</sub>Pからなるp型クラッド層を約1μm成長させた。

#### 【0041】〔GaP結晶層の形成〕

(7) 原料ガスとしてTMG、PH<sub>3</sub>、およびp型ドーパント原料となるDMZnを供給し、キャリア濃度3×10<sup>17</sup> cm<sup>-3</sup>のp型GaP層を約3μm成長させた。

(8) 成長終了した試料を取り出し、上記(7)のp型GaP層上にさらにp型GaP結晶の厚膜を成長させるため、結晶成長装置(LPE)の反応管内にセットした。

(9) 水素雰囲気下において、GaP成長温度の700°Cまで昇温し、1°C/minの冷却速度で成長系全体を冷却しながら、p型ドーパントを含む成長溶液と試料をコンタクトさせた。

(10) y-o-yo溶質供給法により、キャリア濃度5×10<sup>18</sup> cm<sup>-3</sup>のp型GaP層を厚み約150μmとなるまで成長させて厚膜層を得た。

#### 【0042】〔出発基板の除去工程〕

(11) 成長終了後試料を取り出し、出発基板であったGaAs結晶基板をエッチャングによって除去した。

#### 【0043】〔電極の形成〕

(12) n型側の電極としてAuSn(0.1μm)-Au(0.5μm)、p型側の電極としてAuBe(0.3μm)-Au(1μm)を形成して、高輝度の発光ダイオードを得た。

【0044】〔性能確認実験1〕上記実施例で得られたLEDを樹脂モールドによりランプ状に加工し、20mAの順方向電流を流したところ、595nmの発光波長で6cd〔カンデラ〕の光度が得られ、高輝度LEDとして好ましいものであることが確認できた。

【0045】〔性能確認実験2〕上記実施例と全く同様の製造工程によって、活性層の厚みだけを変化させた多数のLEDサンプルを作製し、発光波長595nmにおける発光強度が、活性層の厚みの変化に従ってどのように変化するかを測定した。測定の結果を、活性層の厚みと発光強度の関係として図4のグラフに示す。同図のグラフで明らかのように、発光強度は活性層の厚み0.75μm～1.5μmにおいて上に凸の曲線を描き、特に1.1μm～1.3μmの付近においてピークとなっており、この範囲における発光効率の向上を示している。

#### 【0046】〔性能確認実験3〕上記実施例と全く同様

の製造工程によって、活性層の厚みを $0.7\mu\text{m}$ として固定し、p型クラッド層の厚みだけを変化させた多数のLEDサンプルを作製し、発光波長 $595\text{nm}$ における発光強度が、p型クラッド層の変化に従ってどのように変化するかを測定した。測定の結果を、p型クラッド層の厚みと発光強度の関係として図5のグラフに示す。同図のグラフで明らかのように、発光強度はp型クラッド層の厚み $0.5\mu\text{m} \sim 2.0\mu\text{m}$ において上に凸の曲線を描いており、この範囲における発光効率の向上を示している。

【0047】〔性能確認実験4〕本発明の発光素子に電流拡散層を付与し、p型クラッド層の厚みだけを変化させた多数のサンプルを作製し、通電時間を一定として、p型クラッド層の厚みと相対発光強度との関係を調べた。その結果をグラフとして図6に示す。相対発光強度は、通電初期の発光強度に対する、所定時間だけ連続通電した時の発光強度の割合[%]である。通電条件は、 $25^\circ\text{C}$ 、 $50\text{mA}$ とし、通電時間を $500\text{hr}$ とした。同図のグラフからも明らかなように、通電時間を $500\text{hr}$ 一定として比較した場合には、p型クラッド層が厚い方が相対発光強度が高く、素子の長期信頼性の点からはp型クラッド層は厚い方が好ましいと言える。しかし、あまり厚くなると上記実験で明らかなように発光効率が低下するので上述の $0.5\mu\text{m} \sim 2.0\mu\text{m}$ が最適の厚みの範囲となる。

【0048】また、図1に示す発光素子において電極4と3との形状を入れ替え、発光部を実装側としGaN基板を外界への光放出側として実装したところ、GaN結晶基板が電流拡散層として働くために、さらに高輝度のLEDランプが得られた。

【0049】

【発明の効果】本発明の発光素子は、発光部から発せられる光を吸収しないGaNを結晶基板として用いていると同時に、活性層、P型クラッド層の厚みを最適化することにより、活性層に注入されるキャリアのオーバーフローが抑えられ、閉じ込めが最適となるので、発光効率を飛躍的に向上させることができた。またさらに、P型クラッド層のキャリア濃度を最適化することにより、活性層からの電子のオーバーフローを抑え、且つ、非発光中心となるp型ドーパントの活性層への拡散も同時に抑えることができるため、発光効率を飛躍的に向上させることができた。

#### 【図面の簡単な説明】

【図1】本発明の一実施例による発光素子の構造を模式的に示す図である。

【図2】電流拡散層を有する発光素子の構造例を模式的に示す図である。

【図3】本発明の製造方法の工程を模式的に示す図である。

【図4】本発明の発光素子における、活性層の厚みと発光強度の関係を示すグラフである。

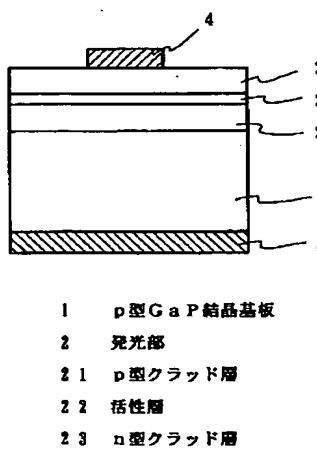
【図5】本発明の発光素子における、p型クラッド層の厚みと発光強度の関係を示すグラフである。

【図6】本発明の発光素子に電流拡散層を付与した場合における、p型クラッド層の厚みと一定時間通電後の相対発光強度との関係を示すグラフである。

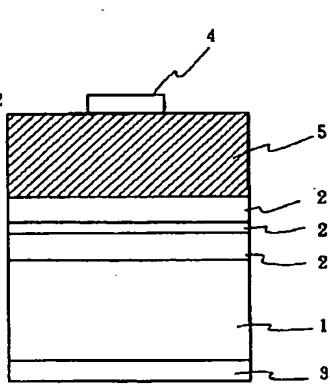
#### 【符号の説明】

- 1 p型GaN結晶基板
- 2 発光部
- 2 1 p型クラッド層
- 2 2 活性層
- 2 3 n型クラッド層

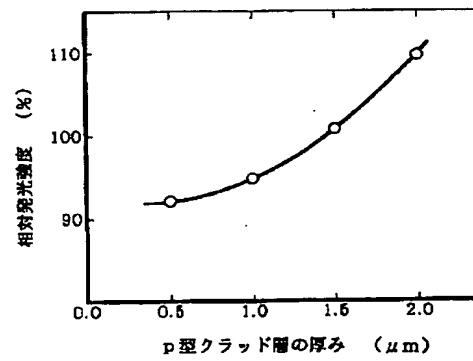
【図1】



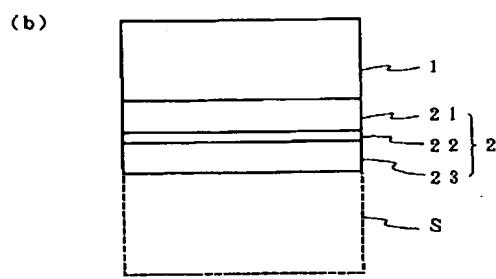
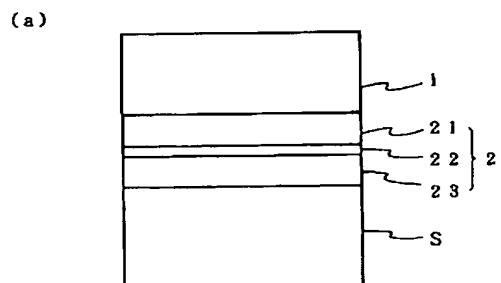
【図2】



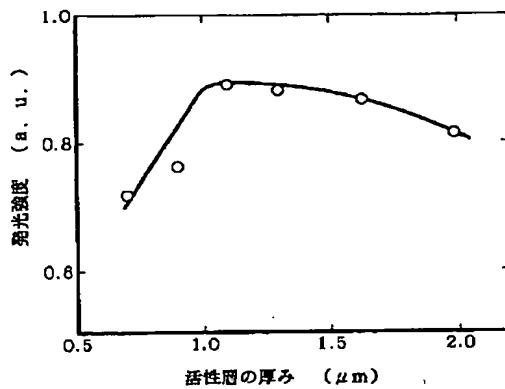
【図6】



【図3】



【図4】



【図5】

